

YMF281

9-ch, 2-op. FM sound generator
(OPLL)

■ 概 要

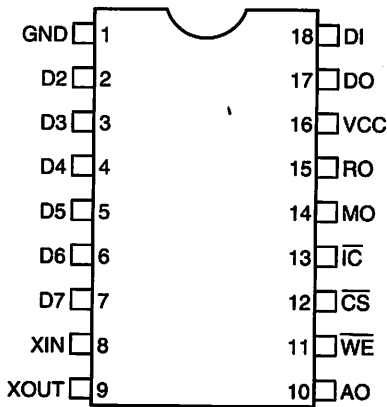
OPLL (FM OPERATOR TYPE-LL) は、音源として YAMAHA 独自の FM 音源を採用するとともに、DAコンバーターや水晶発振回路を内蔵しているため従来の音源 LSI に比べて、非常に容易にかつローコストで音源システムを組み立てることが可能です。さらに本 LSI では、ソフトウェアの簡便さを図るため音色データを ROM として持ち音色変更にもなうデータ変更を一度の音色選択操作ですませることができます。また、効果音や独自の音色も発音可能とするために 1 音色分の音色データレジスタも内蔵しています。尚内蔵音色データはパチンコ機、パチスロ機に適しています。

■ 特 徴

- FM 音源を採用し、リアルなサウンドを作ることが可能
- モード選択により 9 音同時発音あるいはメロディー音 6 音・リズム音 5 音の 2 つのモードを選択可能 (いずれの場合にも異音色可)
- 音色データ内蔵 (メロディー音 15 音色・リズム音 5 音色)
- DAコンバーター内蔵
- 水晶発振回路内蔵
- ビブラート発振器 / 振幅変調発振器 内蔵
- 入力 TTLコンパチブル
- Si-gate NMOS LSI
- 5 V 単一電源
- 18ピンプラスチック DIP (YMF281-D)、または 24ピンプラスチック SOP (YMF281-M)

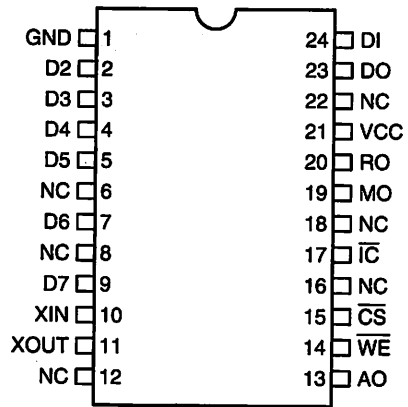
■ 端子配置図

● YMF281-D



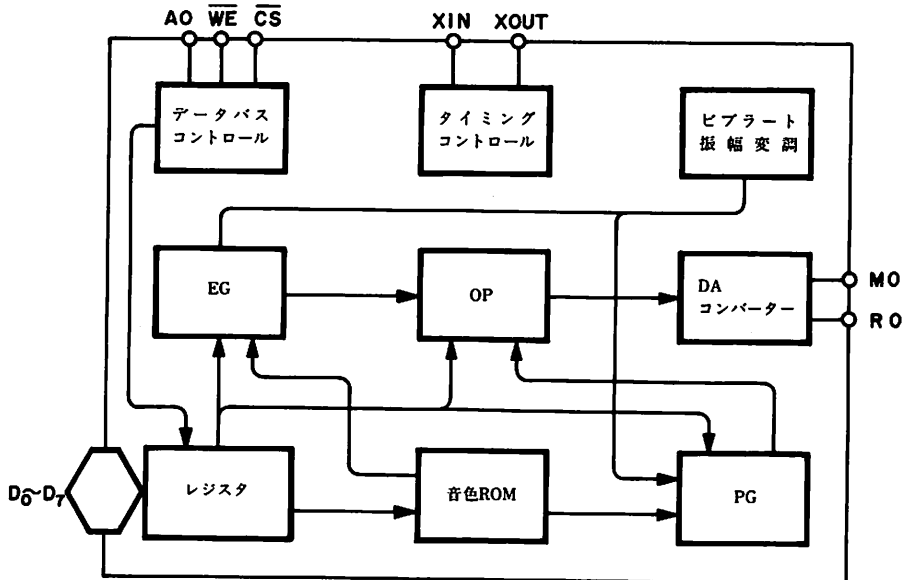
18 pin DIP Top View

● YMF281-M



24 pin SOP Top View

■ ブロック図



■ 端子機能

ピン名称	I/O	機 能	
XIN XOUT	I O	水晶発振子 (3.579545MHz) を両端子間に接続します。	
D ₀ D ₇	I/O	8ビットのデータバスで、この情報によりOPLLのすべての制御をします。	
A ₀ \overline{CS} \overline{WE}	I	D ₀ ~D ₇ のデータバスをコントロールします。	
		\overline{CS} \overline{WE} A ₀	
		0 0 0 0 0 1 0 1 0	OPLLにレジスタのアドレスを書き込みます。 OPLLにレジスタの内容を書き込みます。 OPLLのテストデータを D ₀ , D ₁ 端子に出力します。通常使用しません。
		0 1 1 1 X X	OPLLのデータバスは高インピーダンスになります。
\overline{IC}	I	低レベル時にシステムリセットになります。OPLLのレジスタの内容はすべて'0'になります。	
MO RO	O	MOはメロディー出力、ROはリズム出力です。ともにソースフォロワーで出力されます。後段に積分回路およびアンプが必要です。	
V _{cc}	I	+5V電源端子	
GND	—	接地端子	

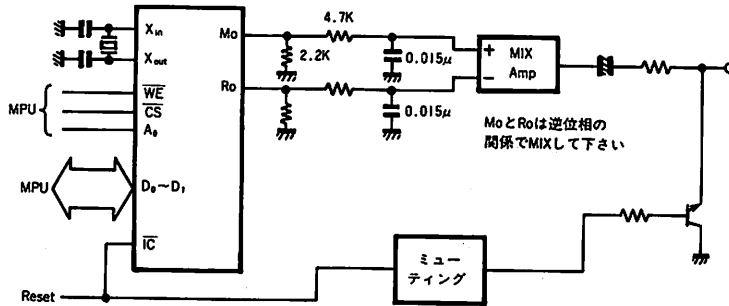
■ 機能概要

OPLLは9ビットDAコンバータを内蔵したFM音源LSIであり、メロディ音を9音あるいはメロディ音6音・リズム音5音の2つの発音モードをもち、両モードとも同時異音色発音が可能です。さらにこの両モードをソフトウェアで選択することも可能です。本LSIの特色の1つは、音色ROMを内蔵していることです。この音色ROMは、別表のごとくパチンコ機、パチスロ機に適したメロディ音が15音色・リズム音が5音色用意されています。また、効果音や独自の音創りが可能なように1音色分の音色レジスタがあります。この音色レジスタの各パラメータは次式のE, W₁, I, W₂をコントロールすることにより、基本波W₁に対するいろいろな高調波を生成することができます。

$$FM = E \sin(\omega t + I \sin \omega t)$$

OPLLは従来のFM音源と異って、音色がROMとして内蔵されているため、プロセッサからの発音制御が大幅に簡素化されています。まず最初に音色選択レジスタに希望の音色を登録します。その後Key-ON, F-Numberレジスタに所定の音程とタイミングでデータを書き込むことにより、発音を開始します。この時、曲に合わせて適当にサステインレジスタ、ボリュームレジスタにデータを書き込めば難なくプロセッサによる自動演奏を楽しむことができます。備え付けの音色以外の独自の音色を楽しむ時には、先に述べた音色レジスタにデータをセットした後、音色選択レジスタを'0'にすることにより、オリジナルの音色を出すことができます。またリズム音を発音したい時には、リズムコントロールレジスタの希望音源のビットをON/OFFすることにより、リズム音を付加することができます。この場合、Key-On, F-Numberレジスタの8_{CH}, 9_{CH}(アドレス\$17, \$18)は所定のデータを入力しておかねばなりません。

■ オーディオインターフェイス例



インターフェイス図

■ レジスタマップ

アドレス	D7	D6	D5	D4	D3	D2	D1	D0		
00	A	V	E	K	MULTI					ユーザー音色レジスタ
01	M	B	G	S						
02	KSL		T L							
03	DC		DM	F B						
04	A R			D R						
05	S L			R R						
06										
07										
0E	R		BD	SD	TOM	T-CT	HH	リズムコントロール		
0F	T E S T							OPLLテストデータ (常時 '0')		
10	F-Num. 0~7							F-Number 下位 8ビット		
18										
20	S		K	BLOCK			F	F-Number MSB、オクターブ指定		
28	U		E	0~2			N	Key-On/Off レジスタ		
	S		E				u	サステイン On/Off レジスタ		
	O		O				m			
	N		N				8			
30	INST.			VOL				音色セレクト & ボリューム レジスタ		
38										

© Carrier
Ⓜ Modulator

リズムモード時のレジスタマップ (Addr = \$0E D5 = 'H')

36		BD-VOL	
37	HH-VOL	SD-VOL	リズム音ボリューム・レジスタ
38	TOM-VOL	T-CY-VOL	

レジスタの内容

	アドレス	ビット	
1	00, 01	D ₇	振幅変調の ON/OFF
		D ₆	ビブラートの ON/OFF
		D ₅	持続音・減衰音の切り換え 0=減衰音 1=持続音
		D ₄	RATE のキースケール
		D ₀ ~D ₃	MULTI は基本波と倍音の関係を制御する
2	02, 03	D ₆ D ₇	LEVEL のキースケール
3	02	D ₀ ~D ₃	変調波のトータルレベル。変調指数の制御
4	03	D ₃ D ₄	搬送波・変調波の歪波形(半波整流)の ON/OFF
		D ₀ ~D ₂	Feed back FM の帰還係数
5	04, 05	D ₄ ~D ₇	アタック時のエンベロープの変化割合制御
		D ₀ ~D ₃	ディケイ時のエンベロープの変化割合制御
6	06, 07	D ₄ ~D ₇	ディケイからサステインへ移るレベルを指示
		D ₀ ~D ₃	リリース時のエンベロープの変化割合制御
7	0E	D ₅	リズム音のモード選択 1=リズム音モード 0=メロディーモード
		D ₀ ~D ₄	各リズム楽器の ON/OFF
8	10~18	D ₀ ~D ₇	F-Number 下位 8ビット
9	20~28	D ₅	サステインの ON/OFF
		D ₄	Key ON/OFF
		D ₁ ~D ₃	オクターブ指定
		D ₀	F-Number MSB
10	30~38	D ₄ ~D ₇	音色セレクト
		D ₀ ~D ₃	ポリューム データ

音色データ

○メロディー音色

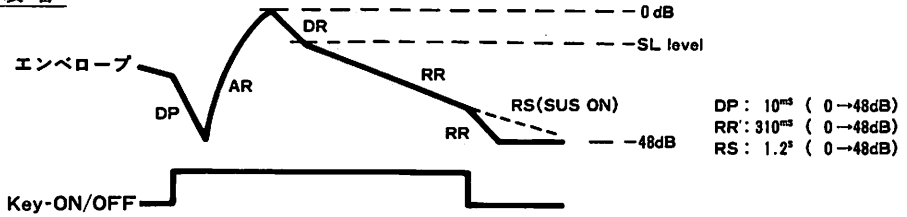
	音 色		音 色
0	オリジナル	8	ストリートオルガン
1	エレキストリングス	9	シンセプラス
2	バウワウ	10	エレキピアノ
3	エレキギター	11	ベース
4	オルガン	12	ビブラフォン
5	クラリネット	13	チャイム
6	サクソフォン	14	タムタムII
7	トランペット	15	ノイズ

○リズム音色

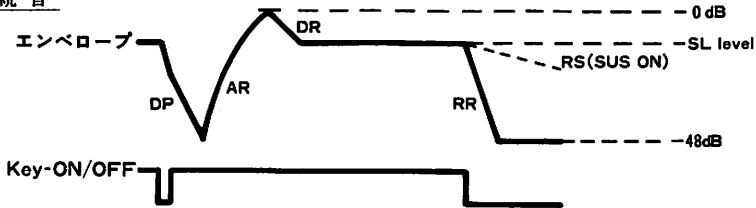
	音 色
0	バスドラム
1	スネアドラム
2	タムタム
3	トップシンバル
4	ハイハットシンバル

エンベロープ形状

減衰音



持続音



■ 電気的特性

1. 絶対最大定格

項目	定格値	単位
端子電圧	-0.3 ~ 7.0	V
動作周囲温度	0 ~ 70	℃
保存温度	-50 ~ 125	℃

2. 推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	V _{CC}	4.75	5	5.25	V
	GND	0	0	0	V

3. 直流特性

項目	目	記号	条件	最小	標準	最大	単位
入力高レベル電圧	全入力	V _{IH}		2.0		V _{CC}	V
入力低レベル電圧	全入力	V _{IL}		-3.0		0.8	V
入力リーク電流	AO, \overline{WE}	I _{LI}	V _I = 0 ~ 5 V	-10		10	μA
出力リーク電流	D ₀ ~ D ₇	I _{LO}	V _I = 0 ~ 5 V	-10		10	μA
アナログ出力電圧振幅	M ₀	V _{MOA}	負荷抵抗 = 2.2 k		1.6		V
	R ₀	V _{ROA}	負荷抵抗 = 2.2 k		1.6		V
プリアップ抵抗	\overline{IC} , \overline{CS}	R _U		100			kΩ
入力容量	全入力	G _I				10	pF
出力容量	全出力	C _O				10	pF
電源電流		I _{CC}			40	80	mA

4. 交流特性

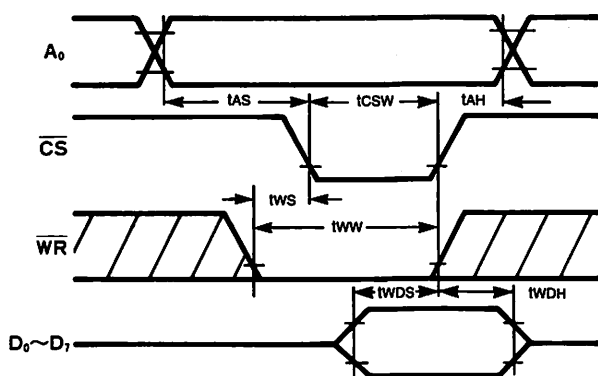
項	目	記号	条件	最小	標準	最大	単位
アドレスセットアップ時間	Ao	tAS	図A-1	10			ns
アドレスホールド時間	Ao	tAH	図A-1	10			ns
チップセレクトライト幅	\overline{CS}	tCSW	図A-1	80			ns
ライトパルスライト幅	\overline{WE}	tWW	図A-1	110			ns
ライトパルスセットアップ時間	\overline{WE}	tWS	図A-1	30			ns
ライトデータセットアップ時間	D ₀ ~D ₇	tWDS*	図A-1	10			ns
ライトデータホールド時間	D ₀ ~D ₇	tWDH	図A-1	25			ns
リセットパルス幅	\overline{IC}	tICW	図A-2		80/f _{0M}		s

5. DAC 特性

最大出力振幅	R _o , M _o	V _{out}	*		$\frac{2}{5} V_{CC}$		V
分解能	R _o , M _o		*		9		Bit
ノイズ	R _o , M _o		*		-65		dB

* インターフェイス図参照
 注) ノイズレベルは、ボリュームレベルに相当する。

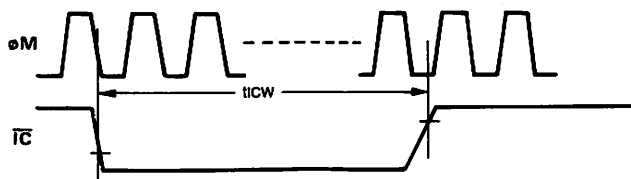
6. タイミング図 (タイミングの設定は V_{IH} = 2.0V, V_{IL} = 0.8V を基準とする。)



※ tWDS > 10ns : tCSW < tφM × 7
 tWDS > 10 + tCSW - tφM × 7ns
 : tCSW > tφM × 7

(注)
 tCSW, tWW, tWDHは \overline{CS} , \overline{WE} のいずれかHighレベルになった時を基準とする。

図A-1 ライトタイミング



図A-2 リセットパルス

■ パッケージ外形図

