

## YM6616

ADPCM coder/decoder  
(ADPCM)

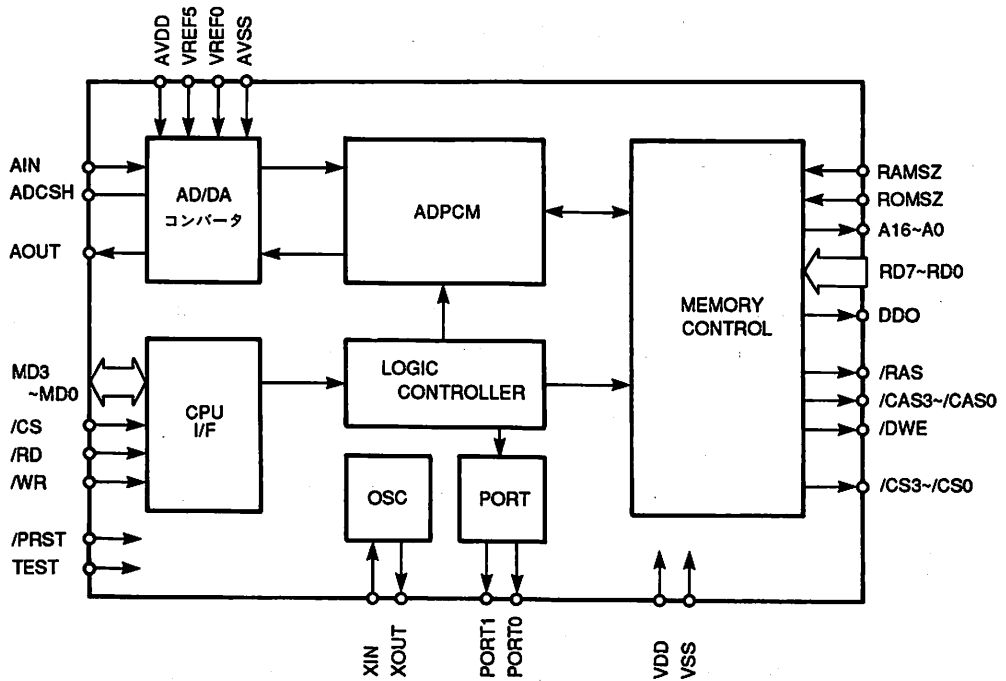
### ■概要

YM6616は、ADPCM分析・合成方式を採用した音声録音再生用LSIです。ADPCM方式は、必要な帯域内の音声データと予測データとの差分値を、音声波形の変位に対して柔軟に変化する量子化幅（適応量子化幅）によって、コード化することで、音質をあまり損なうことなく、再生に必要な情報量（ビットレート）の圧縮が可能です。  
本LSIを使用することで、アプリケーションシステムに必要なヒューマンヴォイスや自然界の生音等の録音再生機能を比較的簡単な回路構成で内蔵することができます。

### ■特徴

- ・ 4 bit ADPCM音声分析合成方式採用。
- ・ 12bit AD/DAコンバータ内蔵。
- ・ 外部メモリーとして、DRAM及びROMインターフェイスが可能。  
DRAM/ROM共に、256Kbit×4個、または1Mbit×4個のメモリー構成が可能。
- ・ 4 bit CPUにインターフェイス可能。
- ・ 2 bitの汎用出力ポート内蔵。
- ・ リピート再生可能。
- ・ サンプリング周波数は4種類から選択可能。  
：ソフトウェアコントロールによる選択。  
：マスタークロック周波数に依存、最大動作周波数10MHz。  
( $f_M = 4 \text{ MHz}$ 時、 $f_s = 4, 5, 6, 8 \text{ kHz}$ )
- ・ 水晶発振回路内蔵。マスタークロック10MHz動作可能。
- ・ CMOSによる低消費電力。
- ・ 64ピンQFP
- ・ 5V単一電源

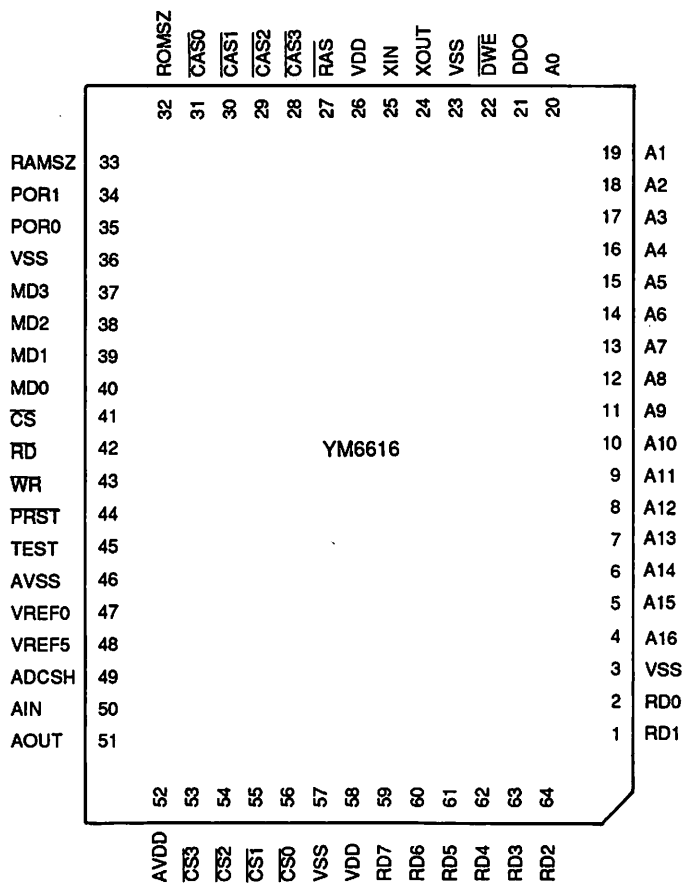
## ■ブロック図



## ■端子機能

PIN NAME	I/O	PIN No.	機 能		
MD3~MD0	I/O	37~40	4 bitデータバス		
/CS	I	41	データバスコントロール入力端子		
/RD	I	42			
/WR	I	43			
XIN	I	25	X'tal入力 又は外部クロック入力(標準4MHz)		
XOUT	O	24	" 又は外部クロックの場合NC		
ROMSZ	I	32	ROMサイズセレクト (0:256Kbit,1:1Mbit)		
RAMSZ	I	33	RAMサイズセレクト (0:256Kbit,1:1Mbit)		
POR1	O	34	汎用出力ポート 1		
POR0	O	35	" 0		
A16~A0	O	4~20	外部メモリー用アドレスバス		
				256Kbit	1 Mbit
			DRAM	A 8 ~ A 0	A 9 ~ A 0
			ROM	A 14 ~ A 0	A 16 ~ A 0
RD7~RD1	I	59~64, 1	ROMデータ入力 (Pullup内蔵)		
RD0	I	2	ROM/DRAMデータ入力兼用 (Pullup内蔵)		
DDO	O	21	DRAMデータ出力		
/CS3~/CS0	O	53~56	ROMチップセレクト		
/DWE	O	22	DRAMライトイネーブル信号出力		
/RAS	O	27	DRAM用RAS信号出力		
/CAS3~/CAS0	O	28~31	DRAM用CAS信号出力		
/PRST	I	44	パワーオンリセット入力		
TEST	I	45	テスト入力端子 (通常VSSと接続して下さい。)		
VREF0	-	47	アナログ回路用基準電圧印加端子 (通常VSS)		
VREF5	-	48	" (通常VDD)		
ADCSH	-	49	ADCサンプルホールド用コンデンサー接続端子		
AIN	I	50	アナログ入力 (ADC入力)		
AOUT	O	51	アナログ出力 (DAC出力)		
VDD	-	26, 58	デジタル+5 V電源		
VSS	-	3, 23, 57	デジタルGND		
AVDD	-	52	アナログ+5 V電源		
AVSS	-	46	アナログGND		

## ■端子配置图



## ■機能概要

YM6616は、外部メモリーにDRAMあるいはROMを接続して、ADPCM音声録音再生(ROMの場合、音声再生のみ)装置として機能します。

ADPCM分析合成機能の制御は、ホストCPU(4bitマイコン等)からコマンドデータを書き込むことで行われます。

CPUとのインターフェイスは、MD3~MD0,  $\overline{CS}$ ,  $\overline{WR}$ ,  $\overline{RD}$ ,  $\overline{PRST}$ の各端子で行います。

$\overline{CS}$ ,  $\overline{WR}$ に“LOW”をパルス入力すると、データバス(MD3~MD0)上のデータがレジスタに書き込まれます。

ライトモードにより設定可能なコマンドは13種類あり、その内SADWR, EADWRコマンドは後続データの書き込みが必要です。また、ACNRDコマンド設定に続いて、 $\overline{CS}$ ,  $\overline{RD}$ に“LOW”をパルス入力することで、データバスに出力されたデータを読み出すことができます。

以下に、各制御コマンドについて説明します。

MD3~MD0	コード (HEX)	コマンド	機能
0000	0	NOP	ノーオペレーション
0001	1	ICLR	イニシャルクリア
0010	2	REC	RECモード指定
0011	3	PLAY	PLAYモード指定
0100	4	START	REC/PLAYスタート
0101	5	STOP	REC/PLAYストップ
0110	6	RPON	リピートモード オン
0111	7	RPOFF	リピートモード オフ
1000	8	RAMEN	DRAMイネーブル
1001	9	ROMEN	ROMイネーブル
1010	A	SADWR	スタートアドレス設定&サンプリング周波数選択
1011	B	EADWR	エンドアドレス設定&出力ポートデータ設定
1100	C	ACNRD	アドレスリード&エンドフラグ検出
1101	D		
1110	E	-	未使用
1111	F		

## ◆NOP (No Operation) : 0 h

ノーオペレーションです。

## ◆ICLR (Initial CLear) : 1 h

YM6616を初期状態にするためのソフトウェアリセットです。電源投入時、パワーオンリセット (PRST 端子によるハードウェアリセット) の有無にかかわらず、必ず、このコマンドを実行して下さい。

※ICLRコマンド直後の初期状態

- ・RECモード (RECコマンド相当)
- ・リピートモードoff (RPOFFコマンド相当)
- ・ROMイネーブル (ROMENコマンド相当)
- ・SADWR, EADWR, START/STOPは不定。

※パワーオンリセット後のスタンバイ手順。

- ① ICLRコマンド実行……ソフトリセットによるコマンドレジスタの初期化。
- ② STOPコマンド実行……STOP状態の確定。

## ◆REC(RECord) : 2 h

## ◆PLAY : 3 h

YM6616のADPCM動作モードを設定します。RECコマンドを実行すると録音モード、PLAYコマンドの実行で再生モードとなります。

## ◆START : 4 h

録音/再生を開始します。このコマンドを実行する前に、動作(REC/PLAY)モードの設定、アドレス(スタート/エンド)及びサンプリング周波数の指定、外部メモリー(DRAM/ROM)の選択を各々のコマンド実行により行って下さい。

ただし、すでに設定されている場合は不要です。

## ◆STOP : 5 h

録音/再生を強制的に停止します。このコマンドが実行されると、ACNRDレジスタのENDフラグが“1”になり、ADPCM動作は停止します。同時に、停止したメモリーアドレス値をリードすることができます。

ACNRD : Chex参照。

## ◆RPON : 6 h

## ◆RPOFF : 7 h

再生時にSADWR, EADWRで指定された区間での繰り返し再生のオン/オフ用コマンドです。録音時は必ずオフにしておいて下さい。

繰り返し再生中に再生停止する時は、一度RPOFFコマンドを実行した後にSTOPコマンド等を実行して下さい。

## ◆RAMEN (RAM ENable) : 8 h

## ◆ROMEN (ROM ENable) : 9 h

動作メモリーを選択するコマンドです。DRAM動作の場合はRAMENコマンド、ROM動作の場合はROMENコマンドを実行します。

### ◆SADWR (Start Address WRite) : Ah

録音再生時のサンプリング周波数、及びメモリーのスタートアドレスを設定します。まず、最初にコマンドを指定した後、後続データとして、4 bitのデータを連続して3回書き込みます。

(R/W)	MD3	MD2	MD1	MD0
コマンド W	1	0	1	0
I W	SMP1	SMP0	SAD9	SAD8
II W	SAD7	SAD6	SAD5	SAD4
III W	SAD3	SAD2	SAD1	SAD0

\*サンプリング周波数 (fM = 4 MHzの時)

SMP1	SMP0	fS
0	0	3.9 kHz
0	1	5.2 kHz
1	0	6.3 kHz
1	1	7.8 kHz

\*スタートアドレス

SAD9~SAD0によるアドレス設定とメモリーの種類、サイズの関係は次項のとおりです。

### ◆EADWR (End Address WRite) : Bh

録音再生時のエンドアドレスを設定します。同時に、2 bitの汎用出力ポートのデータ設定を行います。このコマンドも、SADWRコマンドと同様に4 bitの後続データ書き込みが必要です。

(R/W)	MD3	MD2	MD1	MD0
コマンド W	1	0	1	1
I W	POR1	POR0	EAD9	EAD8
II W	EAD7	EAD6	EAD5	EAD4
III W	EAD3	EAD2	EAD1	EAD0

\*汎用出力ポート

POR1 : POR1端子出力制御

POR0 : POR0端子出力制御

\*エンドアドレス

EAD9~EAD0によるアドレス設定とメモリーの種類、サイズの関係は次項のとおりです。

### ◆ACNRD (Address CouNter ReaD) : Ch

ACNRDコマンド指定後、データバス上に出力されるデータを連続して3回読み出すことにより、録音再生の終了、あるいはSTOPコマンドによる強制中止を知らせるためのENDフラグと、その時のメモリーのアドレス値をアドレスカウンターのデータで確認できます。

(R/W)	MD3	MD2	MD1	MD0
コマンド W	1	1	0	0
I R	0	END	ACN9	ACN8
II R	ACN7	ACN6	ACN5	ACN4
III R	ACN3	ACN2	ACN1	ACN0

\*ENDフラグ

"1"が立つとアクセス終了。

\*アドレスカウンター (ACN)

メモリーの実際のアドレス値は、ACN-1となります。

## 〈外部メモリーと各コマンドレジスタのデータの関係〉

SADWR、EADWRコマンドで設定するスタート/エンドのアドレスデータ、及びACNRDコマンドでリード可能なメモリーアドレスデータは、使用するメモリーの種類により有効ビット数が変化します。以下に、各メモリー毎のハードウェアとデータの関係について示します。

### □256kbit DRAM

ハードウェア				RAS								CAS									
	0	0	BANK	A8	A7	A6	A5	A4	A3	A2	A1	A0	A8	A7	A6	A5	A4	A3	A2	A1	A0
スタート アドレス	SAD			(有効データ)								(固定データ)									
エンド アドレス	EAD																				
アドレス カウンター	ACN																				
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	1	1	1	1	1	1	1	1	1	1	1
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0	0	0

有効ビットはSAD(EAD)7~0です。SAD(EAD)9,8は、必ず“0”を書き込んで下さい。

BANK(ビット7,6)は/CAS0~/CAS3端子の状態を示します。分解能は4096bitです。

SAD(EAD)7,6	0 0	0 1	1 0	1 1
アクティブ端子	/CAS0	/CAS1	/CAS2	/CAS3

### □1 Mbit DRAM

ハードウェア	RAS										CAS										
	BANK	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
スタート アドレス	SAD																				
エンド アドレス	EAD																				
アドレス カウンター	ACN																				
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	1	1	1	1	1	1	1	1	1	1	1
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0	0	0

有効ビットは10ビットで、SAD(EAD)9,8は/CAS0~/CAS3端子の状態を示します。

分解能は4096bitです。

SAD(EAD)9,8	0 0	0 1	1 0	1 1
アクティブ端子	/CAS0	/CAS1	/CAS2	/CAS3



### □256kbit ROM

ハードウェア	0	0	BANK	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
スタート アドレス	SAD																		
エンド アドレス	EAD																		
アドレス カウンター	ACN																		
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0

有効ビットはSAD(EAD)7~0です。SAD(EAD)9,8は、必ず"0"を書き込んで下さい。  
BANK(ビット7,6)は/CS0~/CS3端子の状態を示します。分解能は512byteです。

SAD(EAD)7,6	0	0	0	1	1	0	1	1
アクティブ端子	/CS0	/CS1	/CS2	/CS3				

### □1 Mbit ROM

ハードウェア	BANK	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
スタート アドレス	SAD																		
エンド アドレス	EAD																		
アドレス カウンター	ACN																		
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0
	9	8	7	6	5	4	3	2	1	0	0	0	0	0	0	0	0	0	0

有効ビットは10ビットで、SAD(EAD)9,8は/CS0~/CS3端子の状態を示します。  
分解能は512byteです。

SAD(EAD)9,8	0	0	0	1	1	0	1	1
アクティブ端子	/CS0	/CS1	/CS2	/CS3				

## 《ADPCM録音／再生の手順例》

### □録音 (YM6616→256Kbit DRAM×4)

コマンド	HEX	後続DATA : R/W				コメント
ICLR	1	/	/	/		◎初期設定
STOP	5	/	/	/		ソフトリセットによる初期化。 ストップ状態の確定。
REC	2	/	/	/		◎録音モードにする。
RAMEN	8	/	/	/		DRAM選択。
SADWR	A	C	0	0	W	fs = 8 kHz、アドレス = 00000h
EADWR	B	8	F	F	W	ポート出力 POR0 : L, POR1 : H アドレス = FFFFFh
RPOFF	7	/	/	/		リピートオフ指定
START	4	/	/	/		録音開始。
ACNRD	C	X	/	/	R	ENDフラグをリードして終了確認。
STOP	5	/	/	/		◎強制停止
ACNRD	C	X	/	/	R	録音途中の強制停止。 ENDフラグが“1”になるまで繰り返し“1”を確認した時のACN9~0をリード
"	"	X	X	X	R	

### □再生 (YM6616→1 Mbit ROM×4)

コマンド	HEX	後続DATA : R/W				コメント
ICLR	1	/	/	/	W	◎初期設定
STOP	5	/	/	/	W	
PLAY	3	/	/	/		◎再生モードにする。
ROMEN	9	/	/	/		ROM選択。
SADWR	A	C	0	0	W	fs = 8 kHz、アドレス = 00000h
EADWR	B	F	F	F	W	ポート出力 POR0.1共に“H” アドレス = 7FFFFh
RPON/RPOFF	6/7	/	/	/	W	リピートオン／オフ指定
START	4	/	/	/		再生開始。
ACNRD	C	X	/	/	R	ENDフラグをリードして終了確認。
RPOFF	7	/	/	/		◎強制停止
STOP	5	/	/	/		RPON時のみ必要。RPOFF時は不要。 再生中の強制停止。
ACNRD	C	X	/	/	R	ENDフラグが“1”になるまで繰り返し“1”を確認した時のACN9~0をリード
"	"	X	X	X	R	

## ■電気的特性

### 1. 絶対最大定格 ( $V_{SS}=0V$ とする)

項目	記号	定 格		単位
		MIN	MAX	
電源電圧	$V_{DD}$	-0.5	7.0	V
入力電圧	$V_I$	-0.5	$V_{DD}+0.5$	V
出力電圧	$V_O$	-0.5	$V_{DD}+0.5$	V
入力電流	$I_I$	-20	+20	mA
保存温度	$T_{stg}$	-50	+125	°C

### 2. 推奨動作条件 ( $V_{SS}=0V$ とする)

項目	記号	最 小	標 準	最 大	単位
電源電圧	$V_{DD}$	4.75	5.00	5.25	V
動作温度	$T_{op}$	0	25	70	°C
クロック周波数	$f_{\phi M}$		4	10	MHz

この動作条件以外で使用した場合に動作保証できない場合があります。

3. 直流特性 (特記なき場合は推奨動作条件)

項目	記号	対象端子	測定条件	最小	標準	最大	単位
高レベル入力電圧	V <sub>IH</sub>	MD3~MD0, /CS,/RD,/WR,		2.0			V
低レベル入力電圧	V <sub>IL</sub>			0.8			V
入力リーク電流	I <sub>LI</sub>	ROMSZ,RAMSZ	V <sub>I</sub> = V <sub>SS</sub> or V <sub>DD</sub>	-10		+10	μA
高レベル出力電圧	V <sub>OH</sub>	MD3~MD0, POR1,0,	I <sub>OH</sub> = -80μA	V <sub>DD</sub>		-1.0	V
低レベル出力電圧	V <sub>OL</sub>	A16~A0,DD0 /CS3~/CS0,	I <sub>OL</sub> = 1.6mA			V <sub>SS</sub> +0.4	V
出力リーク電流	I <sub>LO</sub>	/DWE,/RAS, /CAS3~/CAS0	V <sub>I</sub> = V <sub>SS</sub> or V <sub>DD</sub>	-10		+10	μA
高レベル・クロック入力電圧	V <sub>CH</sub>	XIN	外部クロック 入力時	V <sub>DD</sub>			V
低レベル・クロック入力電圧	V <sub>CL</sub>			1.0			V
クロック入力リーク電流	I <sub>CLI</sub>			-10		+10	μA
入出力容量	C <sub>IO</sub>					10	pF
プルアップ電流	I <sub>U</sub>	RD7~RD0			20		μA
電源電流	I <sub>DD</sub>	V <sub>DD</sub> = 5Vの時			5	10	mA

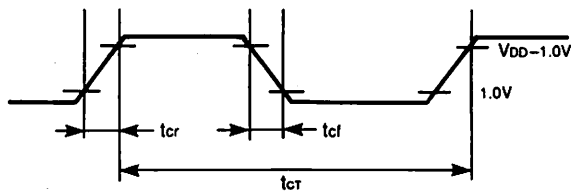
4. アナログ特性 (特記なき場合は推奨動作条件)

項目	記号	対象端子	測定条件	最小	標準	最大	単位
許容基準電圧範囲	V <sub>REF</sub>	VREF0,VREF5		V <sub>SS</sub>		V <sub>DD</sub>	V
許容入力電圧範囲	V <sub>AI</sub>	AIN	VREF5 = 5V VREF0 = 0V 入力オフセット = 2.5V	V <sub>SS</sub>		V <sub>DD</sub>	V
ノンクリップ入力レベル	V <sub>AD</sub>			4			V
アナログ入力リーク電流	I <sub>LI</sub>	AIN	V <sub>I</sub> = V <sub>SS</sub> or V <sub>DD</sub>	-10		+10	μA
アナログ出力電圧	V <sub>OA</sub>	AOUT	V <sub>AI</sub> = 4V <sub>pp</sub> , 無負荷時			4	V

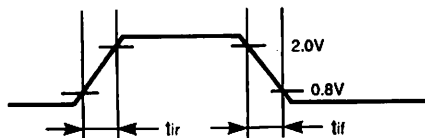
## 5. 交流特性 (特記なき場合は推奨動作条件)

### 5-1 入力端子

#### ① XIN

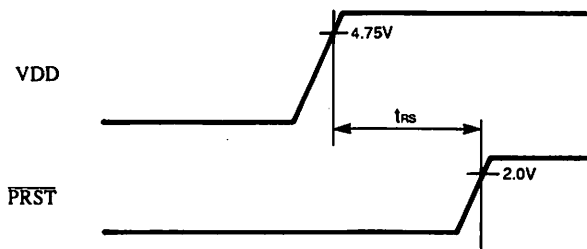


#### ② XIN、AIN以外の入力ピン



項 目	記 号	min	typ	max	単 位
① クロック入力立ち上がり時間 クロック入力立ち下がり時間 クロック周期	$t_{cr}$	—	10	50	ns
	$t_{cf}$	—	10	50	ns
	$t_{ct}$	100	250	—	ns
② 入力立ち上がり時間 入力立ち下がり時間	$t_{ir}$	—	20	100	ns
	$t_{if}$	—	20	100	ns

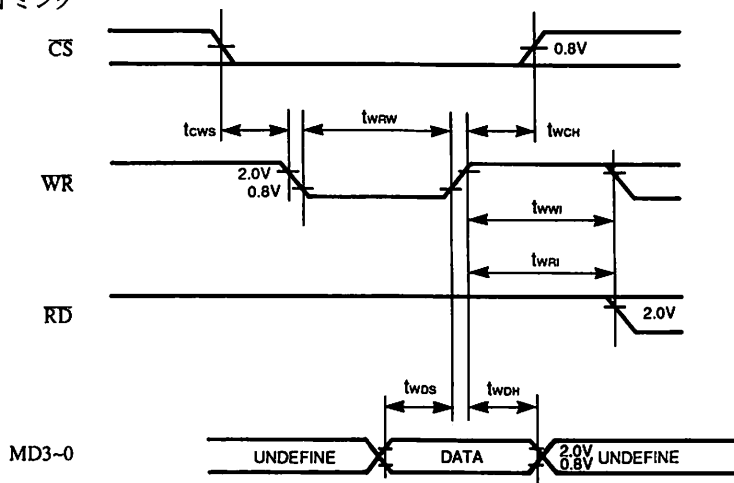
#### ③ リセットタイミング



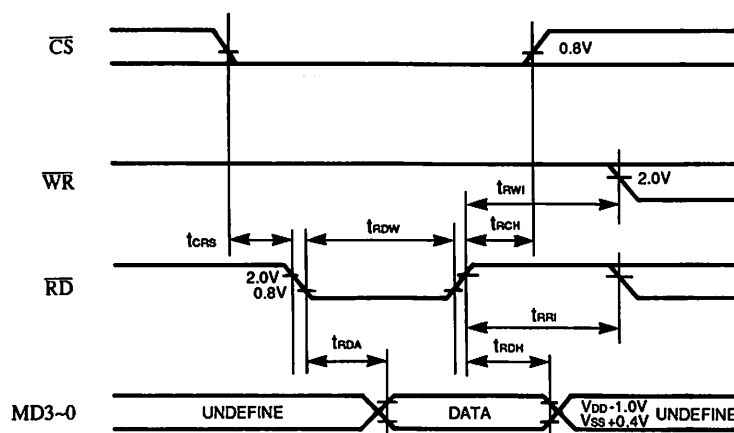
リセット時間  $t_{rs}$  10 $\mu$ s以上

## 5-2 CPU I/F

### ① ライトタイミング



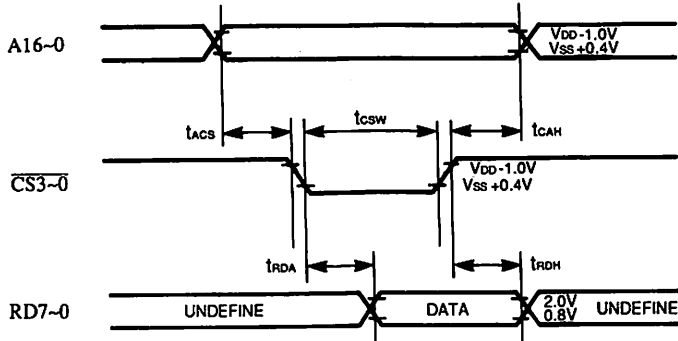
### ② リードタイミング



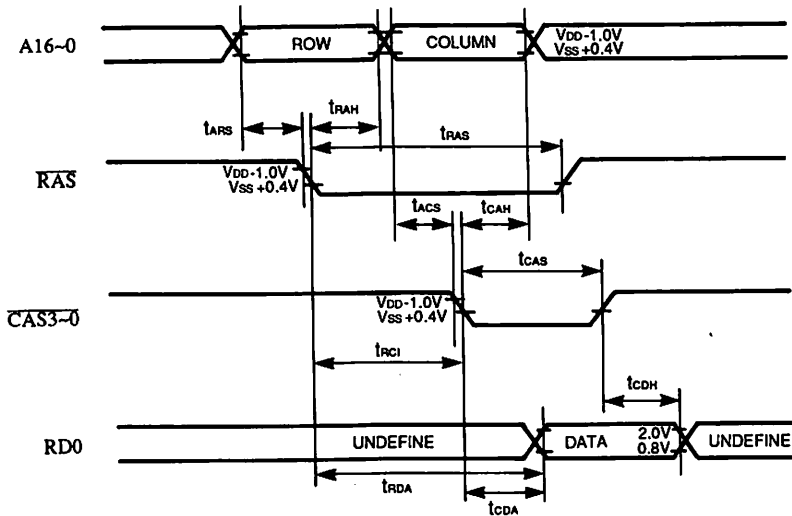
項	目	記号	min	typ	max	単位
①	CS-WR セットアップタイム	tcws	0	-	-	ns
	WR-CS ホールドタイム	twch	0	-	-	ns
	WR パルス幅	twrw	2 tCT	-	-	ns
	WR-WR インターバル	twwi	6 tCT	-	-	ns
	WR-RD インターバル	twri	6 tCT	-	-	ns
	ライトデータセットアップタイム	twds	10	-	-	ns
	ライトデータホールドタイム	twdh	10	-	-	ns
②	CS-RD セットアップタイム	tcrs	0	-	-	ns
	RD-CS ホールドタイム	trch	0	-	-	ns
	RD パルス幅	trdw	2 tCT	-	-	ns
	RD-WR インターバル	trwi	6 tCT	-	-	ns
	RD-RD インターバル	trri	6 tCT	-	-	ns
	リードデータアクセスタイム	trda	-	-	40	ns
	リードデータホールドタイム	trdh	0	-	40	ns

## 5-3 メモリ I/F

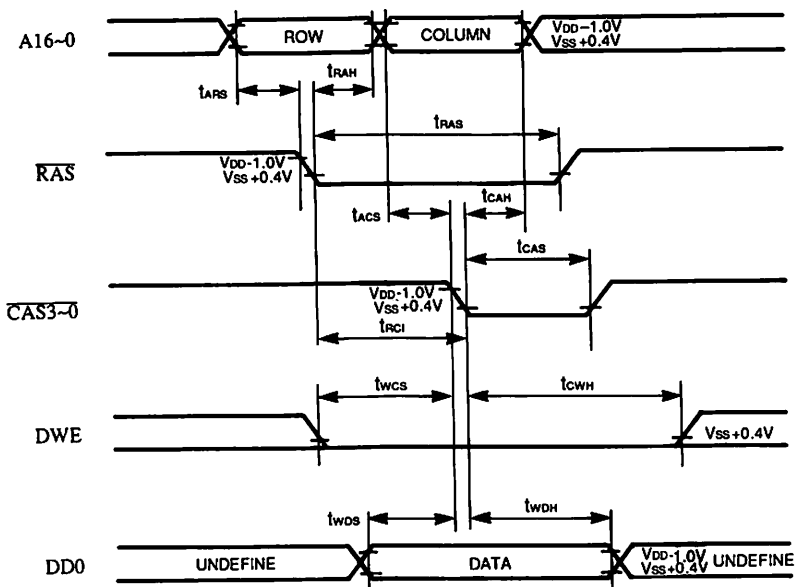
### ① ROMリードサイクル



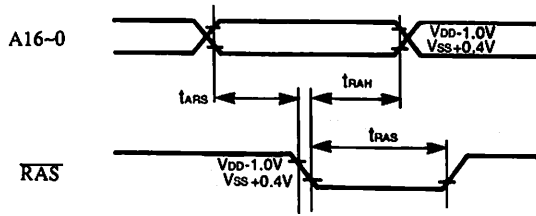
### ② DRAMリードサイクル



### ③ DRAMライトサイクル

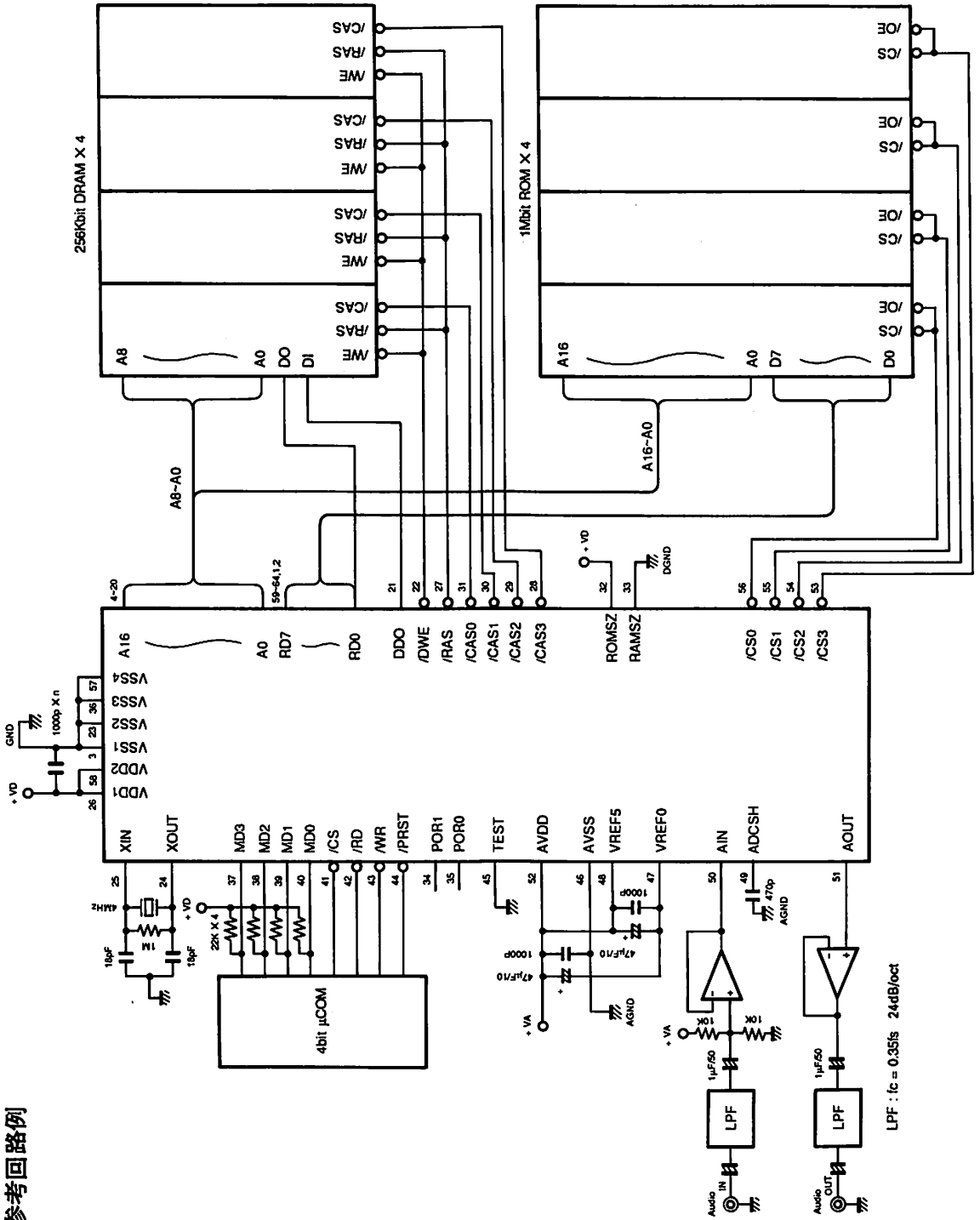


④ DRAMリフレッシュサイクル



項	目	記号	min	typ	max	単位
①	アドレスセットアップタイム	tACS	300	—	—	ns
	アドレスホールドタイム	tCAH	300	—	—	ns
	CASパルス幅	tCSW	—	4 tCT	—	ns
	リードデータアクセスタイム	trDA	—	—	2 tCT	ns
	リードデータホールドタイム	trDH	0	—	—	ns
②	ロウアドレスセットアップタイム	tARS	50	—	—	ns
	ロウアドレスホールドタイム	tRAH	50	—	—	ns
	カラムアドレスセットアップタイム	tACS	50	—	—	ns
	カラムアドレスホールドタイム	tCAH	50	—	—	ns
	RAS パルス幅	tRAS	—	4 tCT	—	ns
	CAS パルス幅	tCAS	—	2 tCT	—	ns
	RAS-CASインターバル	trCI	—	2 tCT	—	ns
③	RAS アクセスタイム	trDA	—	—	300	ns
	CAS アクセスタイム	tcDA	—	—	150	ns
	リードデータホールドタイム	tcDH	0	—	—	ns
	DWE-CAS セットアップタイム	twCS	150	—	—	ns
	CAS-DWE ホールドタイム	tcWH	300	—	—	ns
	ライトデータセットアップタイム	twDS	300	—	—	ns
	ライトデータホールドタイム	twDH	150	—	—	ns
④	ロウアドレスセットアップタイム	tARS	50	—	—	ns
	ロウアドレスホールドタイム	tRAH	50	—	—	ns
	RAS パルス幅	tRAS	—	tCT	—	ns





■ 参考回路例

